

半導体パッケージ技術ロードマップセミナー (低消費電力、高速デバイスの普及を支えるパッケージ技術 パッケージ基板、モールド樹脂、アンダーフィルへの要求 MEMSとCMOSのヘテロジーニアス・インテグレーション)

■主催：Jisso技術ロードマップ専門委員会／実装技術ロードマップ実行委員会

■担当部署：知的基盤部

■参加者数：約55名

概要

JEITAでは、我が国の競争優位の源泉のひとつである実装技術（Jisso）の技術目標を定めるため、10年後の我が国電子情報技術業界のあるべき姿を想定することで、業界全体の競争優位性の維持・向上を目的とした「日本実装技術ロードマップ」を策定してきました。

本セミナーは、当委員会が今年6月に策定・発行いたしました「2013年度版日本実装技術ロードマップ」の「第3章・半導体デバイス」の項目をより詳しくご説明するとともに、第3章の執筆を担当した専門家による、半導体デバイスの様々な技術領域の今後の動向と課題等についての提言と報告をさせていただきました。

また、当日は招待講演としてITRS（International Technology Roadmap for Semiconductors）Assembly and Packaging議長のBill Bottoms氏による、ITRS 2013年版の概要紹介を頂きました。



Bill Bottoms 氏



尾崎裕司氏（ソニー）



杉崎吉昭氏（東芝）

プログラム

○「日本実装技術ロードマップ活動のご紹介」

実装技術ロードマップ実行委員会 副委員長 中島宏文 氏 (ルネサスエレクトロニクス株)

○「Preview of ITRS 2013 edition」

ITRS Assembly and Packaging Chair Bill Bottoms 氏

○「変化する電子機器の要求と半導体パッケージの対応」

竹内之治 氏 (新光電気工業株)

○「将来のSiPiはどうか？ TSV実用化への挑戦」

尾崎裕司 氏 (ソニー株)

○「用途が飛躍的に拡大するWL-CSP」

若林 猛 氏 (株エイチ・ティー・エル)

○「ヘテロロジーニアス・インテグレーションへの取り組み (LED、MEMS)」

杉崎吉昭 氏 (株東芝)

○「インターコネクション技術の動向と放熱施策」

久田隆史 氏 (日本アイ・ビー・エム株)

○「インターポーザー基板の技術動向とコアレス基板の優位性」

本多広一 氏 (ルネサスエレクトロニクス株)

○「モールド樹脂、アンダーフィル樹脂への要求」

藤木達広 氏 (ナミックス株)