

JEITA

電子情報技術産業協会規格

Standard of Japan Electronics and Information Technology Industries Association

ED-5005A

1 . 2 V 電 源 電 圧 仕 様

1.2V±0.1V (normal range) and 0.8V to 1.3V (wide range)

**power supply voltage and interface standard for
nonterminated digital integrated circuit**

2006 年 4 月 制 定

作 成

半 導 体 標 準 化 委 員 会

Technical Standardization Committee on Semiconductor Devices

発 行

社団法人 **電 子 情 報 技 術 産 業 協 会**

Japan Electronics and Information Technology Industries Association

目 次

	ページ
まえがき	1
1. 適用範囲	1
2. 仕様	1
2.1 絶対最大定格	1
2.2 推奨動作条件	1
2.3 DC 仕様	2
2.4 シュミットトリガ動作時の DC 仕様	2
3. 試験条件	3
3.1 立上り入力スレッシュホールド電圧	3
3.2 立下り入力スレッシュホールド電圧	3
解説	5

電子情報技術産業協会規格

1.2 V 電源電圧仕様

1.2V±0.1V (normal range) and 0.8V to 1.3V(wide range) power supply voltage and interface standard for non-terminated digital integrated circuits

まえがき この規格は、ICにおける電源電圧仕様の統一性及び互換性の確保、仕様の不一致による混乱の防止、並びに使用者によるデバイスの仕様決定及び設計の容易化を目的とし、この標準インタフェース規格を制定する。

1. **適用範囲** この規格は、1.2V 電源電圧で駆動する(又は駆動される)非終端デジタル回路の電源電圧範囲、及び DC インタフェースの各種パラメータを規定する。

この規格は、CMOS 互換回路が最低限満たさなければならないインタフェース仕様を示す。

2. **仕様** 特に規定のない限り、すべての電圧は、グラウンドを基準とする。

2.1 **絶対最大定格** 絶対最大定格は、表 1 による。

表 1 絶対最大定格⁽¹⁾

項目	記号	条件	定格値	単位
電源電圧	V_{DD}		-0.5 ~ 1.8	V
DC 入力電圧	V_{IN}	I/O 端子を除く	-0.5 ~ $V_{DD} + 0.5$ (1.8 最大)	V
DC 出力電圧	V_{OUT}	I/O 端子を含む	-0.5 ~ $V_{DD} + 0.5$ (1.8 最大)	V
DC 入力電流	I_{IN}	$V_{IN} < 0V$ 又は $V_{IN} > V_{DD}$	± 20	mA
DC 出力電流	I_{OUT}	$V_{OUT} < 0V$ 又は $V_{OUT} > V_{DD}$	± 20	mA
保存温度範囲	T_{STG}		(²)	

注⁽¹⁾ 絶対最大定格とは、これらの値を超えるとデバイスに損傷が生じる可能性のある値を示す。絶対最大定格範囲内であっても、この規格の推奨動作条件を超えている場合の機能動作は、保証されない。

注⁽²⁾ 製造業者によって、用途ごとに個別に定める値。

2.2 推奨動作条件

2.2.1 **ノーマルレンジ** ノーマルレンジの推奨動作条件は、表 2 による。

表 2 ノーマルレンジの推奨動作条件

項目	記号	動作範囲	単位
電源電圧	V_{DD}	1.1 ~ 1.3	V
動作温度	T_a	(³)	

注⁽³⁾ 製造業者によって、用途ごとに個別に定める値。

2.2.2 **ワイドレンジ** ワイドレンジの推奨動作条件は、表 3 による。

表 3 ワイドレンジの推奨動作条件

項目	記号	動作範囲	単位
電源電圧	V_{DD}	0.8 ~ 1.3	V
動作温度	T_a	(⁴)	

注(⁴) 製造業者によって、用途ごとに個別に定める値。

2.3 DC仕様 次のすべての仕様は、動作温度範囲内で適用される。

2.3.1 ノーマルレンジ ノーマルレンジのDC仕様は、表4による。

表 4 ノーマルレンジのDC仕様(⁵)

項目	記号	試験条件	最小	最大	単位
電源電圧	V_{DD}		1.1	1.3	V
高レベル入力電圧	V_{IH}	$V_{OUT} \quad V_{OH} (\min)$	$0.65V_{DD}$	$V_{DD} + 0.3$	V
低レベル入力電圧	V_{IL}	$V_{OUT} \quad V_{OL} (\max)$	-0.3	$0.35V_{DD}$	V
高レベル出力電圧	V_{OH}	$I_{OH} = -2\text{mA}$	$0.75V_{DD}$		V
低レベル出力電圧	V_{OL}	$I_{OL} = 2\text{mA}$		$0.25V_{DD}$	V

注(⁵) 適切なDCマージンを保つため、送受信するデバイス間の V_{DD} 電圧差は、0.1V以内でなければならない。

2.3.2 ワイドレンジ ワイドレンジのDC仕様は、表5による。

表 5 ワイドレンジのDC仕様(⁶)

項目	記号	試験条件	最小	最大	単位
電源電圧	V_{DD}		0.8	1.3	V
高レベル入力電圧	V_{IH}	$V_{OUT} \quad V_{OH} (\min)$	$0.7V_{DD}$	$V_{DD} + 0.3$	V
低レベル入力電圧	V_{IL}	$V_{OUT} \quad V_{OL} (\max)$	-0.3	$0.3V_{DD}$	V
高レベル出力電圧	V_{OH}	$I_{OH} = -100\mu\text{A}$	$V_{DD} - 0.1$		V
低レベル出力電圧	V_{OL}	$I_{OL} = 100\mu\text{A}$		0.1	V

注(⁶) 適切なDCマージンを保つため、送受信するデバイス間の V_{DD} 電圧差は、0.1V以内でなければならない。

2.4 シュミットトリガ動作時のDC仕様 次のすべての仕様は、動作温度範囲内で適用される。

2.4.1 シュミットトリガ動作 - ノーマルレンジ ノーマルレンジのシュミットトリガ動作は、表6による。

表 6 シュミットトリガ動作 — ノーマルレンジ ⁽⁷⁾⁽⁸⁾

項目	記号	試験条件	最小	最大	単位
電源電圧	V_{DD}		1.1	1.3	V
立上り入力スレッシュホールド電圧	$V_{t+}(V_p)$	$V_{OUT} V_{OH}(\min)$	$0.4V_{DD}$	$0.7V_{DD}$	V
立下り入力スレッシュホールド電圧	$V_{t-}(V_n)$	$V_{OUT} V_{OL}(\max)$	$0.3V_{DD}$	$0.6V_{DD}$	V
ヒステリシス電圧	$V_h(V_t)$	$V_{t+} - V_{t-}$	$0.1V_{DD}$	$0.4V_{DD}$	V
高レベル出力電圧	V_{OH}	$I_{OH} = -2\text{mA}$	$0.75V_{DD}$		V
低レベル出力電圧	V_{OL}	$I_{OL} = 2\text{mA}$		$0.25V_{DD}$	V

注⁽⁷⁾ 適切な DC マージンを保つため、送受信するデバイス間の V_{DD} 電圧差は、0.1V 以内でなければならない。

注⁽⁸⁾ $V_{t+}(V_p)$, $V_{t-}(V_n)$ に用いる V_{DD} は、受信デバイスの V_{DD} 電圧である。 V_{OH} , V_{OL} に用いる V_{DD} は、送信デバイスの V_{DD} 電圧である。

2.4.2 シュミットトリガ動作 - ワイドレンジ ワイドレンジのシュミットトリガ動作は、表7による。

表 7 シュミットトリガ動作 — ワイドレンジ ⁽⁹⁾⁽¹⁰⁾

項目	記号	試験条件	最小	最大	単位
電源電圧	V_{DD}		0.8	1.3	V
立上り入力スレッシュホールド電圧	$V_{t+}(V_p)$	$V_{OUT} V_{OH}(\min)$	$0.35V_{DD}$	$0.75V_{DD}$	V
立下り入力スレッシュホールド電圧	$V_{t-}(V_n)$	$V_{OUT} V_{OL}(\max)$	$0.25V_{DD}$	$0.65V_{DD}$	V
ヒステリシス電圧	$V_h(V_t)$	$V_{t+} - V_{t-}$	$0.1V_{DD}$	$0.5V_{DD}$	V
高レベル出力電圧	V_{OH}	$I_{OH} = -100\mu\text{A}$	$V_{DD}-0.1$		V
低レベル出力電圧	V_{OL}	$I_{OL} = 100\mu\text{A}$		0.1	V

注⁽⁹⁾ 適切な DC マージンを保つため、送受信するデバイス間の V_{DD} 電圧差は、0.1V 以内でなければならない。

注⁽¹⁰⁾ $V_{t+}(V_p)$, $V_{t-}(V_n)$ に用いる V_{DD} は、受信デバイスの V_{DD} 電圧である。 V_{OH} , V_{OL} に用いる V_{DD} は、送信デバイスの V_{DD} 電圧である。

3. 試験条件

3.1 立上り入力スレッシュホールド電圧 [$V_{t+}(V_p)$] 図1に示す測定回路で、入力信号をグラウンドレベルから上昇させ、出力論理が変化した入力電圧値を $V_{t+}(V_p)$ とする。

3.2 立下り入力スレッシュホールド電圧 [$V_{t-}(V_n)$] 図1に示す測定回路で、入力信号を電源電圧レベルから降下させ、出力論理が変化した入力電圧値を $V_{t-}(V_n)$ とする。

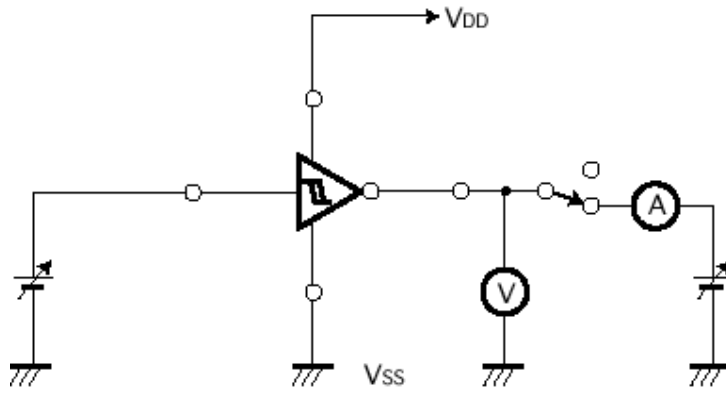


図1 シュミットトリガ入力の DC 特性測定回路

1.2 V 電源電圧仕様の解説

この解説は、本体及び附属書に規定・記載した事柄、並びにこれらに関連した事柄を説明するもので、規格の一部ではない。

1. 制定の目的 この規格は、1.2V 電源電圧で駆動する(又は駆動される)IC の電圧範囲、及び同種の IC 間や 1.2V とは異なる電源電圧で駆動する(又は駆動される)IC 間とのインタフェースを規定し、IC の低電圧、高速動作を実現することを目的とする。

また、2000 年 11 月 1 日、社団法人 日本電子機械工業会(EIAJ)と社団法人 日本電子工業振興協会(JEIDA)は、社団法人 電子情報技術産業協会(JEITA)に統合した。

2. 審議の過程 IC の電源電圧規格は、米国の JEDEC JC-16 低電圧・高速インタフェース委員会(以下、JEDEC という。)が主導的に審議を行い、実質的に国際的な業界標準を制定してきた。

JEITA の下部組織である低電圧 IC サブコミティ(以下、LVSC という。)(1992 年に旧 EIAJ の下部組織として発足)も設立以来、JEDEC との協調を図り、情報交換などの活動を行ってきた。

IC の電源電圧は 80 年代から長い間、実質 5V 単一の時代が続いていた。しかしながら、90 年代に入り、長時間の電池駆動が要求される携帯機器(ノート PC、など)や性能最優先の高性能機器(WS、など)を中心に、システムの低消費電力化、低雑音化のために電源電圧の低電圧化の必要性が本格的に叫ばれるようになってきた。一方、IC も 0.5 μ m 以下のディープサブミクロン技術時代を迎え、信頼性を確保し、高集積化・高速化のトレンドを維持するには電源電圧の低電圧化が必須となってきた。

このような技術動向を受けて、90 年代初頭より JEDEC において、3.3V を始めとして低電源電圧の規格審議が本格化した。そして、1994 年 6 月に 3.3V 電源電圧規格(JESD8-A)、1995 年 10 月に 2.5V 電源電圧規格(JESD8-5)、1997 年 2 月に 1.8V 電源電圧規格(JESD8-7)、2000 年 10 月に 1.5V 電源電圧規格(JESD8-11)があいついで制定された。

以上の JEDEC での審議の状況、及び 90 年代半ば以降の 3.3V 電源電圧 IC の本格的な普及とポスト 3.3V の到来を睨んで、LVSC も 1996 年 4 月より低電圧規格の審議を本格的に開始した。そして、1998 年 5 月に 3.3V 電源電圧規格(EIAJ ED-5001)、2.5V 電源電圧規格(EIAJ ED-5002)、1.8V 電源電圧規格(EIAJ ED-5003)を、2000 年 6 月に 1.5V 電源電圧規格(EIAJ ED-5004)を制定した。これらの規格の値は JEDEC 規格と同一にし、JEDEC 規格ではなされていない各々の規格間での表記の統一を図っている。

1.2V 電源電圧規格は、1999 年 12 月から JEDEC での審議が開始された。LVSC もほぼ同時に審議を開始し、2000 年 6 月の JEDEC 会議に 1.2V 電源電圧規格案を提出した。その結果、当初の JEDEC 案に対し、LVSC の意見を反映した内容が 2000 年 9 月の JEDEC 会議で採択された。但し、絶対最大定格の電

ED-5005A

源電圧等については JEDEC 案が採用された。JEDEC での審議の終了をみて、2001 年 2 月に JEDEC 規格と同一の JEITA 1.2V 電源電圧仕様を制定した。

この規格は、0.13 μ m 時代の高性能・高集積な IC までを想定し、レギュレータ駆動のノーマルレンジと電池駆動のワイドレンジとで構成される。

規格制定後、シュミットトリガ入力に関する DC 規格の制定にむけて、2003 年 2 月から、JEITA/サブコミティで審議を開始し、2004 年 3 月の JEDEC 会議へ、最初に提案した。これにより、JEDEC でも審議が開始された。2004 年 6 月の JEDEC 会議において、JEITA/サブコミティと JEDEC によるシュミットトリガ入力に関する DC 規格のタスクグループが結成された。このタスクグループにより既存の DC 規格にシュミット規格を追加することを決定し、2004 年 12 月の JEDEC 会議でこの案が採択された。以上の JEDEC での審議の終了をみて、2006 年 4 月に JEDEC 規格と同一の JEITA 規格 ED-5005A(1.2V 電源電圧仕様)を制定した。

3. **審議委員** この規格の審議は、主に半導体標準化委員会 / 集積回路 G(グループ)の低電圧 IC サブコミティが行った。以下にその委員を示す。

<半導体標準化委員会>

委員長 N E C エレクトロニクス(株) 春日 壽 夫

<半導体標準化委員会 / 集積回路 G>

主 査 N E C エレクトロニクス(株) 春日 壽 夫

<低電圧 IC サブコミティ>

主 査	富 士 通 (株)	高 岡 晴 義
副主査	日 本 ア イ ・ ビ ー ・ エ ム (株)	細 川 浩 二
委 員	沖 電 気 工 業 (株)	栗 本 雅 弘
	三 洋 電 機 (株)	馬 場 秀 光
	シ ャ ー プ (株)	井 上 剛 至
	セ イ コ ー エ プ ソ ン (株)	中 田 章
	ソ ニ ー (株)	曾 根 田 光 生
	(株) 東 芝	衣 笠 昌 典
特 別 委 員	(株) ル ネ サ ス テ ク ノ ロ ジ	秋 岡 隆 志
	松 下 電 器 産 業 (株)	吉 河 武 文
	ロ ー ム (株)	渡 辺 明 俊
事 務 局	東 芝 エ ル エ ス ア イ シ ス テ ム サ ポ ー ト (株)	山 口 一 夫
	富 士 通 V L S I (株)	宇 野 治
	(社) 電 子 情 報 技 術 産 業 協 会	佐 藤 秀 樹
	(社) 電 子 情 報 技 術 産 業 協 会	北 田 浩 二

(社)電子情報技術産業協会が発行している規格類は、工業所有権（特許，実用新案など）に関する抵触の有無に関係なく制定されています。

(社)電子情報技術産業協会は、この規格類の内容に関する工業所有権に対して、一切の責任を負いません。

ED - 5 0 0 5 A

2 0 0 6 年 4 月 発 行

発行 (社)電子情報技術産業協会 標準化センター

〒101-0062 東京都千代田区神田駿河台 3-11

TEL 03-3518-6434 FAX 03-3295-8727

〔 この規格類の全部又は一部を転載しようとする場合は、発行者の許可を得てください。 〕