

令和6年11月6日

各 位

(一社) 電子情報技術産業協会
半導体信頼性技術委員会
個別半導体信頼性試験規格 PG
化合物パワー半導体信頼性技術 WG

〈現地開催〉 化合物パワー半導体信頼性技術 WG ガイドラインセミナー

『SiC/GaN パワー半導体のガイドライン』

拝啓 時下益々ご清祥のこととお慶び申し上げます。平素は、当協会の諸事業に対しまして格別のご高配を賜り、厚く御礼申し上げます。

化合物パワー半導体信頼性技術 WG では、SiC および GaN 化合物パワー半導体の規格の設定を行っております。これまで、SiC ウェーハの結晶欠陥の非破壊検査方法と SiC/GaN 固有の故障モードに着目した信頼性試験方法の規格を設定してまいりました。今回、新たに、SiC ウェーハの結晶欠陥の非破壊検査方法(part4 と part5)と AC-BTI(ゲートのダイナミック駆動による V_{th} 変動)の規格を設定いたしましたので、設定したガイドラインを含めた解説セミナーを企画いたしました。また、その他に、本セミナーでは、SiC パワーデバイスの信頼性分野でのオーソリティーである筑波大学の矢野裕司准教授(数理工学系 物理工学域)による SiC/SiO₂ 界面の新しい評価方法の特別講演もございます。

多くの皆様のご参加をお待ちしております。

敬 具

【開催概要】

日 時 : 令和7年1月31日(金) 13:00 ~ 16:40 (開場 12:30 ~)

場 所 : (一社)電子情報技術産業協会 403会議室
〒100-0004 東京都千代田区大手町 1-1-3 大手センタービル 4階

主 催 : (一社)電子情報技術産業協会 半導体信頼性技術委員会 半導体信頼性サブコミッティ

定 員 : 対面参加 40名 (定員になり次第、締め切らせていただきます。)

参加費 : 会員 20,000円(税込)
非会員(一般) 25,000円(税込)
学生 3,000円(税込)
特別参加 50,000円(税込)

<特別参加について>

聴講は2名まで可能で、JEITA規格(ガイドライン EDR-4712、4713)を1セット(セミナー頒布価格総額 28,600円)をお付けするお得な内容になっております。

※会員・非会員の区分は、下記にてご確認ください。

<https://www.jeita.or.jp/cgi-bin/member/list.cgi>

※支払方法について

お申込みいただいた方に「電子請求書(PDF版)」をE-mailでお送りいたします。

参加費は、セミナー開催前に、事前支払いをお願いしております。

お振込みいただいた参加費は、ご欠席された場合でも返金できませんので、予めご了承ください。

申込方法 : 事前申込制です。下記サイトからお申し込みください。

<https://www.jeita.or.jp/form/custom/381/form>

申込期限 : 令和6年12月20日(金)

※申込期限までに定員に達した場合は、その時点で締め切らせていただきます。

お申込み後のキャンセルはご遠慮ください。

備 考 : セミナーで解説する内容をまとめた資料につきましては、当日配布いたします。

■JEITA 規格の特別頒布について

半導体信頼性技術委員会で発行する下記の規格を、「半導体信頼性認定ガイドラインセミナー」参加者限定価格で販売いたします。この機会にぜひご購入ください。

※購入申込書は、セミナー参加をお申込みいただいた方に別途お送りいたします。

規格・ガイドライン名	規格番号	通常頒布価格	セミナー参加 特別頒布価格
SiC ウェーハの結晶欠陥の非破壊検査方法 (Part 1: 結晶欠陥の分類)	EDR-4712/100	4,400 円	3,500 円
SiC ウェーハの結晶欠陥の非破壊検査方法 (Part 2: 光学検査手法による SiC エピタキシャル層欠陥 の検査方法)	EDR-4712/200	5,280 円	4,200 円
SiC ウェーハの結晶欠陥の非破壊検査方法 (Part 3: フォトルミネッセンス法による SiC エピタキシャ ル層欠陥の検査方法)	EDR-4712/300	5,390 円	4,300 円
SiC ウェーハの結晶欠陥の非破壊検査方法 (Part 4: 光学検査手法とフォトルミネッセンス法による SiC エピタキシャル層欠陥クラス識別)	EDR-4712/400	5,940 円	4,800 円
SiC ウェーハの結晶欠陥の非破壊検査方法 (Part 5: X 線トポグラフィ法による SiC エピタキシャル 層欠陥の検査方法)	EDR-4712/500	5,808 円	4,700 円
化合物パワー半導体信頼性試験方法ガイドライン	EDR-4713	5,720 円	4,600 円
化合物パワー半導体信頼性試験方法ガイドライン追補 1 (附属書 E. AC-BTI)	EDR-4713-1	3,080 円	2,500 円

■JEITA へのアクセス

一般社団法人電子情報技術産業協会

〒100-0004 東京都千代田区大手町 1-1-3 大手センタービル 4 階

<https://www.jeita.or.jp/japanese/about/location/index.html>

JR「東京駅」

東京メトロ千代田線・東西線・半蔵門線・丸ノ内線・都営三田線「大手町駅」

※ 最寄りの C9 番出口は、工事のため閉鎖されています。

ご面倒ですが、隣の C10 番出口から地上に出いただき、ビル 1 階正面入口からご入館ください。



■大手センタービルへの入退館方法

1. 事務局にて事前登録を行い、ご登録いただいたメールアドレス宛に QR コードをお送りいたします。
2. ご来館当日は、事前にお送りした QR コードをご持参いただき、セキュリティゲートの所定の箇所にかざしてください。
プリントアウトした用紙、スマートフォン等による表示がご利用いただけます。
受付機にてプリントアウトすることも可能です。
3. お帰りの際にも、セキュリティゲートの所定の箇所に QR コードをかざしてご退館ください。

プログラム :

時間	タイトル	登壇者
13:00 ~ 13:10	開会のあいさつ	化合物パワー半導体信頼性技術 WG リーダ 木村 浩 [富士電機株]
13:10 ~ 13:50	SiC ウェーハの結晶欠陥の非破壊検査方法の概要紹介 part1: 結晶欠陥の分類 [EDR-4712/100] part2: 光学検査手法による SiC エピタキシャル層欠陥の検査方法 [EDR-4712/200] part3: フォトルミネッセンス法による SiC エピタキシャル層欠陥の検査方法 [EDR-4712/300] part4: 光学検査手法とフォトルミネッセンス法による SiC エピタキシャル層欠陥クラス識別 [EDR-4712/400] part5: X線トポグラフィ法による SiC エピタキシャル層欠陥の検査方法 [EDR-4712/500]	先崎 純寿 [国立研究開発法人 産業技術総合研究所]
13:50 ~ 14:10	化合物パワー半導体信頼性試験方法ガイドライン [EDR-4713]の解説 : B. SiC MOSFET ボディーダイオード通電によるオン電圧変動試験	奥村 啓樹 [富士電機株]
14:10	SiC MOSFET のボディーダイオードに通電を行うと、Si MOSFET では通常観測されないオン電圧上昇、およびオン抵抗上昇が起こるバイポーラ劣化と呼ばれる現象がある。この試験方法のガイドラインを解説する。	
14:10 ~ 14:30	化合物パワー半導体信頼性試験方法ガイドライン [EDR-4713]の解説 : C. GaN パワーデバイスの誘導性負荷スイッチング試験	柳原 学 [ローム株]
14:30	GaN-HEMT は Si パワーデバイスと異なり、2次元電子ガスをチャンネルに用い、電子トラップが信頼性に影響を与える。特に過渡時に高ストレスな状態が発生する、GaN-HEMT における誘導性負荷スイッチングの信頼性試験方法を解説する。	
14:30 ~ 14:50	化合物パワー半導体信頼性試験方法ガイドライン [EDR-4713]の解説 : D. GaN パワーデバイスのダイナミックオン抵抗試験	杉山 亨 [株東芝デバイス&ストレージ]
14:50	GaN パワーデバイスに高電圧を印加すると、電流コラプスという動的（ダイナミック）にオン抵抗が増加する現象が起こる。このダイナミックオン抵抗の試験方法についてのガイドラインを解説する。	
14:50~ 15:05	休憩+名刺交換会	

プログラム :

時間	タイトル	登壇者
15:05 ~ 15:45	特別講演 : SiC MOSFET のしきい値変動メカニズム : バイポーラ AC ゲートストレスによる光援用電子注入	
		矢野 裕司 [筑波大学]
	バイポーラ AC ゲートストレスによる SiC パワーMOSFET の正の V_{th} 変動メカニズムを、 V_{th} 変動量とチャネルからの発光スペクトルのストレス条件依存性から検討し、光援用電子注入モデルで説明できることを示す。スイッチング時に反転層の電子は界面準位における電子と正孔の再結合により発生する光により励起され、その一部はゲート酸化膜に注入され酸化膜欠陥に捕獲される。 V_{th} 変動を発光スペクトルと伝導帯バンドオフセットに着目して説明する。	
15:45 ~ 16:05	化合物パワー半導体信頼性試験方法ガイドライン [EDR-4713]の解説 : A. SiC MOSFET ゲートしきい値電圧変動試験	
		岩松 俊明 [三菱電機株]
	MOSFET のゲートに電圧を印加すると、しきい値電圧シフトが発生することが知られている。SiC MOSFET では試験方法により異なる結果を得る場合がある。セミナーでは代表的試験方法を纏めたガイドラインを解説する。	
16:05 ~ 16:25	化合物パワー半導体信頼性試験方法ガイドライン [EDR-4713]の解説 : E. AC バイアス SiC MOSFET ゲート閾値電圧変動試験	
		瀬戸屋 孝 [日本電子部品信頼性センター]
	2023年8月にJEITA規格化されたEDR-4713 付属書 E 「AC バイアス SiC MOSFET ゲートしきい値電圧変動試験」について、その詳細と、国際表標準化の動向について解説する。	
16:25~16:35	質疑応答	
16:35 ~ 16:40	閉会のあいさつ	JEITA/半導体信頼性技術委員会 主査 干場 一博 [ローム (株)]

※都合により、プログラムが変更になる場合がございますので、予めご了承ください。

■ 運営事務局・各種お問合せ先

一般社団法人 電子情報技術産業協会 事業推進戦略本部 事業推進部 担当：岩淵・遠山
〒100-0004 東京都千代田区大手町1丁目1番3号（大手センタービル）

E-mail : device3@jeita.or.jp

■ 個人情報保護について

※ご参加いただきました方の個人情報は、本セミナーの受付、JEITA 主催セミナーのご案内、セミナーアンケートでの質疑回答のために使用いたします。これら以外の目的で使用することはございません。

※JEITA の個人情報保護方針につきましては下記をご参照ください。

<http://www.jeita.or.jp/japanese/privacy/>